

8. Sodobni pristopi pri implementaciji mikroprocesorjev

- Tehnološki pristopi (pospeševanje ure, povečevanje gostote, nižanje napajalne napetosti)
- Uporaba RISC filozofije
- Predpomnilnik
- Prekrivanje faz delovanja (cevenje)
- Vzporedno izvajanje ukazov (ILP - instruction-level parallelism)

- Koprocesorji in posebni ukazi
- Večprocesorski sistemi
- Trendi razvoja
- Pregled lastnosti nekaterih sodobnih mikroprocesorjev

Tehnološki pristopi

- Povečanje gostote elementov na isti površini silicija: sedaj $0,25\mu$, naslednja $0,18\mu$
- Povečanje števila elementov mikroprocesorja Moore-ov zakon:

Število tranzistorjev na mikroprocesorju se podvoji vsakih 18 mesecev

4004	2300 tranzistorjev
Pentium III	$8,2 \cdot 10^6$ tranzistorjev

- Nižanje napajalne napetosti
 - ◆ omogoča hitrejši preklop med logičnimi stanji
 - ◆ manjša poraba energije

Pentium III	3,3V/1,5V
-------------	-----------

Uporaba RISC filozofije

CISC

- bogat nabor ukazov različne širine
- bogat nabor naslavljanj
- kompleksna implementacija
- počasnejše izvajanje
- enostavnejše prevajanje
- krajša koda

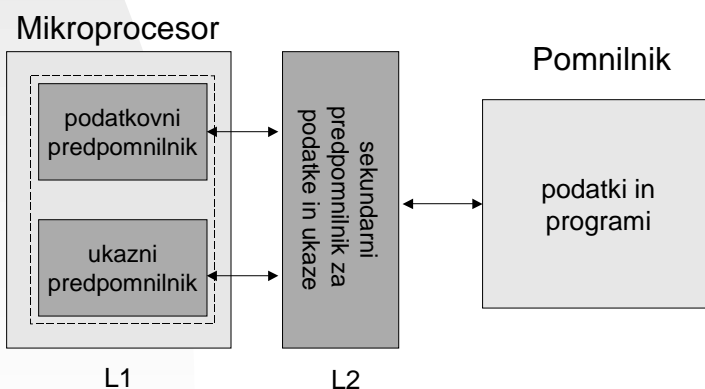
RISC

- omejen nabor ukazov enake širine
- omejen nabor naslavljanj
- enostavna implementacija
- zelo hitro izvajanje
- kompleksno prevajanje
- obsežnejša koda

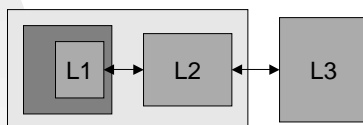
Predpomnilnik (cache)

- Izravnava nesorazmerje med hitrostjo delovanja jedra mikroprocesorja in pomnilnika

Mikroprocesor: 10 ns (100Mhz)
Pomnilnik: 60 ns

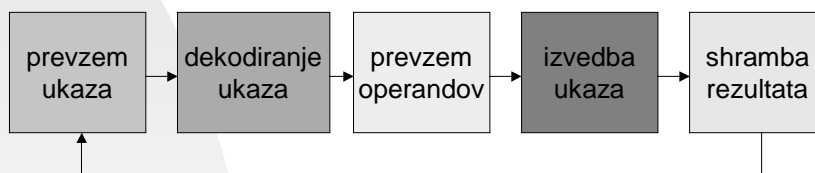


- Omogoča sočasni pristop do podatkov in ukazov (Harvardska arhitektura)
- Sodobni mikroprocesorji imajo sekundarni predpomnilnik vgrajen v istem ohišju



Prekrivanje faz delovanja (cevenje)

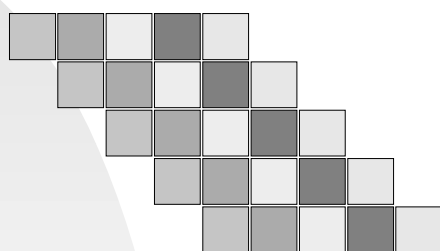
- Izvedba ukaza znotraj mikroprocesorja poteka v več zaporednih fazah



- Vsaka faza se mora izvesti do konca preden se lahko začne izvajati naslednja

⇒ izvedba enega ukaza traja 5 urinih ciklov
 ⇒ izvedba petih ukazov traja 25 urinih ciklov

- Z uporabo cevenja se istočasno obdeluje več ukazov hkrati



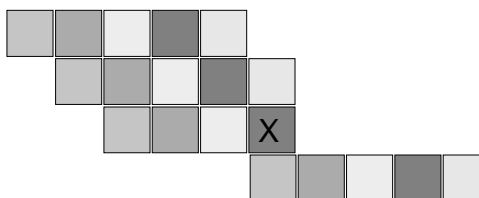
⇒ izvedba enega ukaza traja 5 urinih ciklov
 ⇒ izvedba petih ukazov traja 9 urinih ciklov

- Za vsako fazo skrbi ena enota znotraj mikroprocesorja – enote delujejo vzporedno

■ Zastoji pri cevenju

◆ (pogojni) skoki

```
cmp    r0,r1
jz     enaka
mov    r1,r2
```



◆ odvisnost med ukazi

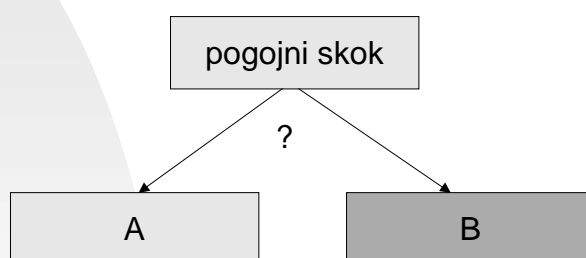
```
add    r0,r1 ; r1=r1+r0
mov    r1,r2 ; r2=r1
...
```



◆ izjeme (napake), prekinitve, daljši ukazi (mul, div)

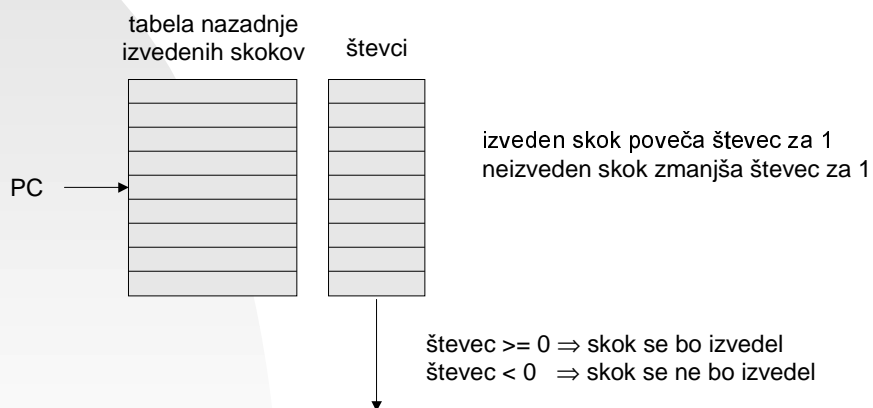
Napovedovanje skokov

■ Dinamično napovedovanje izvedbe skokov (Dynamic branch prediction)

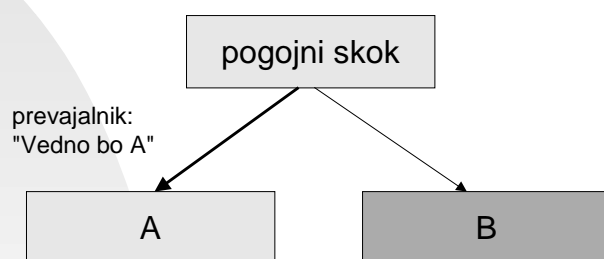


- Posebna krmilna logika "ugane" smer skoka
- V primeru napake se izkoristek bistveno zmanjša:
5-10% napaka lahko povzroči 40+% zmanjšanje izkoristka

■ Zgled implementacije dinamičnega napovedovanja skokov:

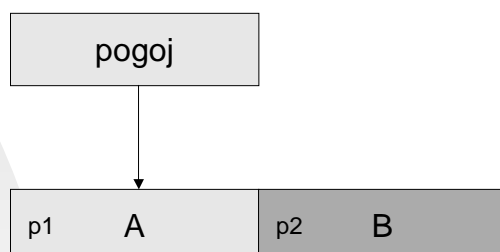


■ Statično napovedovanje skokov (Static branch prediction)



- Prevajalnik določi katera pot bo skoraj vedno izbrana
- V primeru napačne napovedi se izkoristek bistveno ne zmanjša
- Ne potrebujemo (zahtevne) krmilne logike za ugibanje

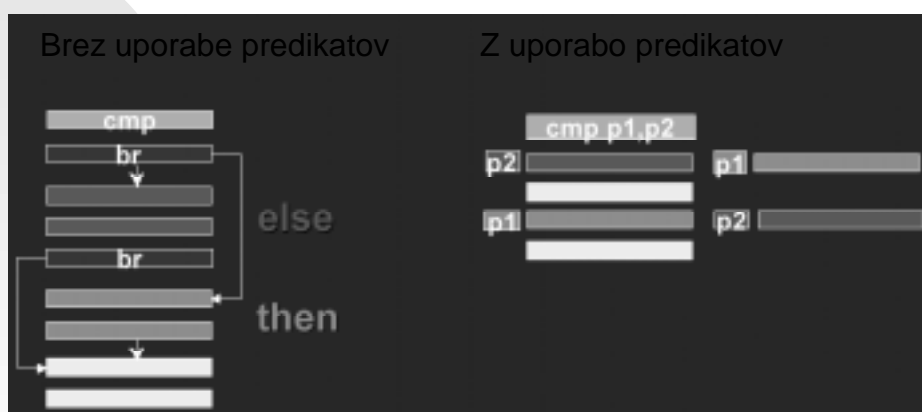
■ Uporaba predikatov (Predication)



- Odstrani pogojni skok in izvede A in B vzporedno
- Ne more priti napake v napovedovanju
- Predikata (bita) p1 in p2 določata rezultat ukaza, ki bo ostal oz. bo zavržen
- Koristna v primeru, ko je zelo težko predvideti smer skoka (npr. sortiranje)

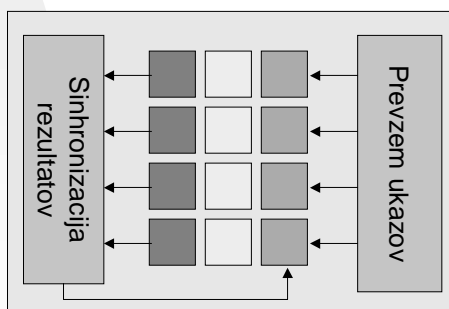
Zgled uporabe predikatnega pristopa

if A=B then ... else ...



Vzporedno izvajanje ukazov (ILP - instruction-level parallelism)

- Predstavlja razširitev filozofije cevenja
- Istočasno se prečita in obdeluje več ukazov hkrati (superskalarne arhitekture)
- Za izvedbo vsake faze imamo na razpolago več neodvisnih enot

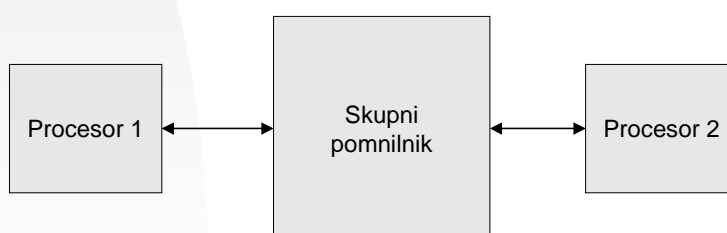


Koprocessori in posebni ukazi

- Pomožne procesne enote za izvajanje posebnih nalog:
 - ◆ računanje z realnimi števili
 - ◆ upravljanje z vhodno/izhodnimi napravami
 - ◆ obdelava grafičnih podatkov
- Dodatni ukazi za pospešitev specifičnih operacij (obdelava slik, zvoka, ...)
 - ◆ Primer: MMX in SIMD nabor ukazov pri Pentium III

Večprocesorski sistemi

- Porazdeljeno izvajanje nalog na več procesnih enotah hkrati
- Običajno niso namenjeni za vzporedno izvajanje enega programa temveč za sočasno izvajanje večih programov (multitasking)

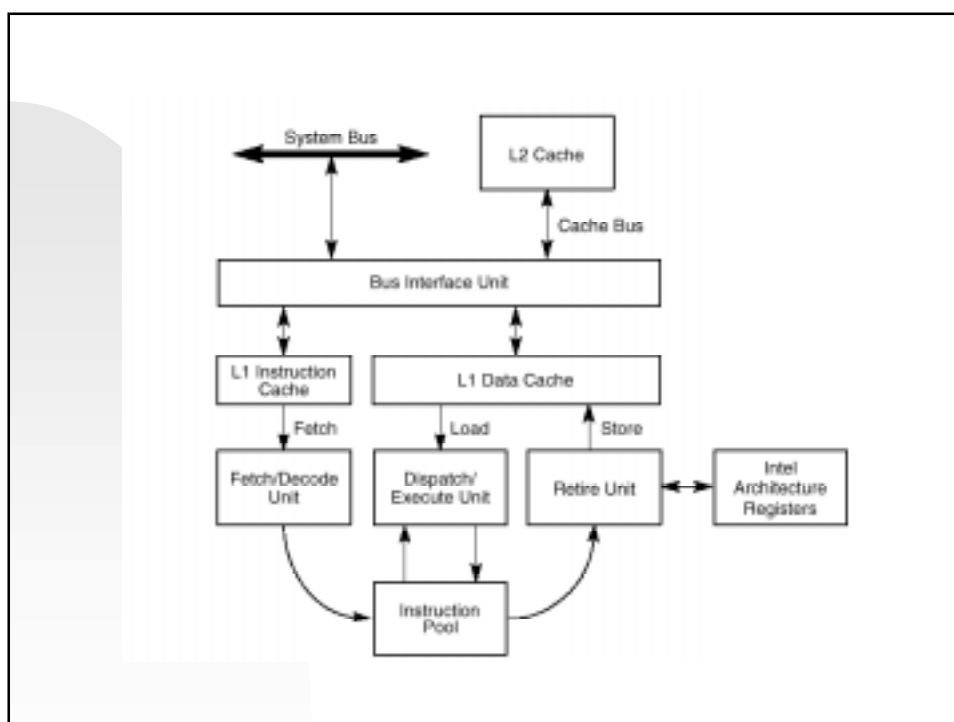


Trendi razvoja mikroprocesorjev

- Povečanje hitrosti preko 1Ghz
- Povečanje gostote na 0,18 μ in več (še 15-20 let ?)
- Izboljšave pri vzporednem izvajanju ukazov
- Večprocesorski sistemi na isti silicijevi rezini
- Alternativne arhitekture:
 - ◆ optični računalniki
 - ◆ nevronske računalniki

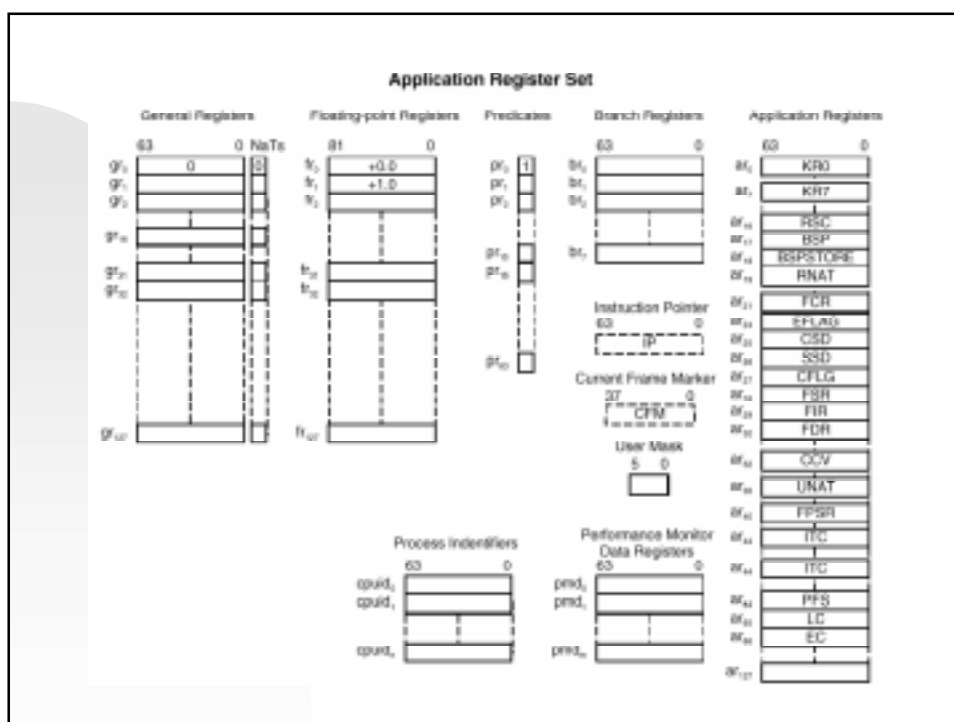
Pentium III

- 16 Kb podatkovnega in 16 Kb ukaznega predpomnilnika (L1)
- 256/512 Kb sekundarnega predpomnilnika v istem ohišju
- Hitrosti delovanja do 1Ghz
- CISC/RISC arhitektura: vsak CISC ukaz se prevede v enega ali več RISC ukazov
- V enem urinem ciklu se lahko izvede do 5 RISC ukazov
- Dinamično napovedovanje skokov in spekulativno izvajanje ukazov
- Nabor MMX ukazov in dodatnih 70 SIMD ukazov za multimedijske aplikacije

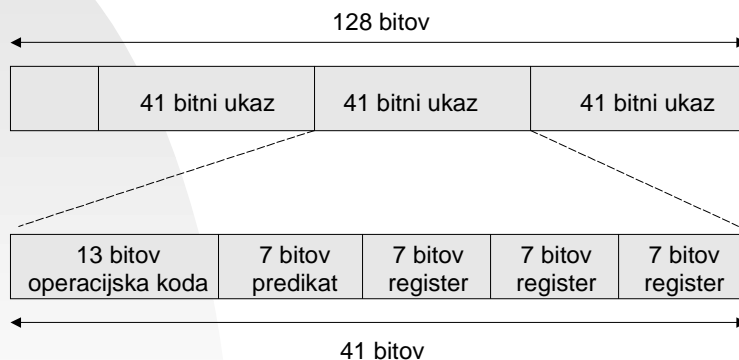


IA-64 (Merced-Itanium)

- Popolna 64 bitna arhitektura z možnostjo izvajanja IA-32 ukazov
- 128 registrov za cela in realna števila, 64 predikatnih registrov (bitov)
- Statično napovedovanje skokov in uporaba predikatov
- Speklativno izvajanje ukazov



- Oblika ukazne besede (sveženj)



Alpha 21264

- Superskalarni procesor s pretočnim delovanjem
- Izvede do 4 ukaze v enem urinem ciklu
- Štiri računske enote za cela števila in dve računski enoti za realna števila (IEEE in VAX)
- 64 Kb podatkovnega in 64 Kb ukaznega predpomnilnika
- Večstopenjsko dinamično napovedovanje skokov
- Frekvenca ure nad 1GHz

